

AVIONIKENTWICKLUNG IM SPANNUNGSFELD ZWISCHEN FUNKTIONSZUWACHS UND TECHNOLOGIEFORTSCHRITT. EINE VERGLEICHENDE BETRACHTUNG ANHAND DES SLAT/FLAP CONTROL COMPUTERS (SFCC)

Dipl.-Ing. N. Kurz
Dipl.-Ing. R. Büse
C. Bonerz, M.Sc.

Diehl Aerospace GmbH, D-88662 Überlingen, Deutschland

Zusammenfassung

Seit den Anfängen der elektronischen Flugsteuerung vor über 25 Jahren besteht von Seiten des Luftfahrzeuges ein ungebrochener Trend zu mehr und komplexerer Funktionalität. Gleichzeitig hat die technologische Entwicklung im Bereich der Elektronik und Software den Avionikherstellern die Möglichkeiten in die Hand gegeben, diese gestiegene Komplexität bei verbesserter Wirtschaftlichkeit zu beherrschen.

Anhand des Slat / Flap Control Computer (SFCC) soll im folgenden Beitrag eine vergleichende Betrachtung angestellt werden, bei der sowohl die exogenen Parameter (im wesentlichen die Systemanforderungen) als auch die endogenen Parameter (im wesentlichen Design und Technologie der Rechner) für diese Rechner diskutiert und in Beziehung gesetzt werden. Der Bogen für die vergleichende Betrachtung wird über die verschiedenen SFCC Generationen für die Airbus Baureihen A320, A330/A340, A380 und A350 gespannt. Dabei spielen auch Weiterentwicklungen der Rechner (Redesigns) eine wesentliche Rolle.

Neben der Diskussion der Parameter werden entsprechende Technologiesprünge sowohl auf Seiten des Hochauftriebssystems als auch bei den System-, Software- und Hardware-Entwicklungen der Rechner aufgezeigt.

Vor dem Hintergrund der dargestellten Zusammenhänge werden unter Berücksichtigung der sich abzeichnenden Trends im Bereich des Hochauftriebssystems, der Rechner und der Prozesse, Perspektiven für die Zukunft abgeleitet.

1. EINFÜHRUNG

1.1. Hochauftriebssystem

Moderne Verkehrsflugzeuge mit ihren hohen Reisegeschwindigkeiten benötigen zur Erzielung ausreichenden Auftriebs in der Start- und Landephase Hochauftriebssysteme. Dazu sind zumeist an Vorder- und Hinterkante der Tragfläche ausfahrbare Steuerflächen vorgesehen: Vorderkantenklappen (Slat) und Hinterkantenklappen (Flap).

Die Stellung dieser Klappen wird vom Piloten durch den Klappenhebel vorgegeben. Dabei stehen feste Konfigurationen zur Verfügung, die durch die Steuerung je nach Flugsituation noch automatisch modifiziert werden.

Aus Redundanzgründen besitzen die Slats und Flaps jeweils zwei Motoren, die unabhängig voneinander die Klappen ein- und ausfahren können.

Die Systemposition wird über Positionssensoren erfasst.

BILD 1 zeigt eine vereinfachte Übersicht über ein Hochauftriebssystem.

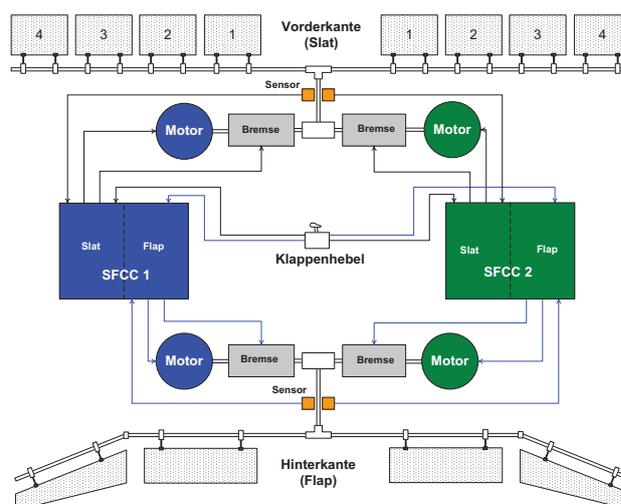


BILD 1. Hochauftriebssystem (vereinfacht)

Mit der A350-XWB wird das Flap-System auf jeder Seite um einen Motor erweitert (nicht im Bild dargestellt). Diese sind jeweils zwischen der inneren und äußeren Klappe angeordnet und erlauben ein Verstellen der Außenklappe gegenüber der Innenklappe (Differential Flap Setting, DFS).

Weitere Sensoren und Aktuatoren, insbesondere Positionsaufnehmer und Wellenbremse der Flügelspitze, (nicht im Bild dargestellt) dienen der Überwachung und Stilllegung des Systems im Fehlerfall.

1.2. SFCC

Das Hochauftriebssystem wird bei modernen Verkehrsflugzeugen als Fly-By-Wire System ausgeführt. Bei Airbus erfolgt dies durch zwei Flugsteuerungsrechner (Slat Flap Control Computer, SFCC). Jeder SFCC besitzt unabhängige Recheneinheiten (Kanäle) für Slat- und Flap Systeme.

Die SFCCs sind für folgende Aufgaben zuständig:

- Ermittlung der Klappenposition und Kommunikation dieser an primäre Flugsteuerung und Cockpit
- Ermittlung der gewünschten Klappenposition anhand der Klappenhebelstellung, Fluggeschwindigkeit und –höhe.
- Positionierung der Klappen auf die gewünschte Position
- Überwachung des Hochauftriebssystems
- Kommandieren eines sicheren Systemzustands im Fehlerfall
- Fehleridentifikation, -lokalisierung und -speicherung zur Wartungsunterstützung



BILD 2. SFCCs für A320 Familie und A330/A340

Der Produktlebenszyklus für Avionik wird dominiert durch die Weiterentwicklung der elektronischen Bauteile, die oft schon nach wenigen Jahren von den Bauteileherstellern abgekündigt werden. Solche Bauteile müssen ersetzt, oder falls das nicht möglich ist, für die Restlaufzeit des Produktes beschafft und eingelagert werden. Je nach produzierter Gerätezahl kann daher schon nach ca. 10 Jahren ein Redesign (Neuentwicklung) wirtschaftlich sinnvoll sein.

Daher ist bei älteren Flugzeugmustern bereits eine zweite (oder sogar dritte) Generation SFCCs im Einsatz. Die folgende Tabelle (TAB 1) stellt eine Übersicht über die in dieser Betrachtung berücksichtigten Geräte und ihrer Entwicklungszeitpunkte dar.

Muster	Erstflug	SFCC	Entwicklung
A318 A319 A320 A321	1987	SFCC-SA ¹ SFCC-SA-R	1986 2010
A330 A340	1992	SFCC-LR SFCC-LR-R	1991 2002
A380	2005	SFCC-380	2004
A350	2012	SFCC-350	2011

TAB 1. SFCC-Geräteübersicht

2. RAHMENBEDINGUNGEN

2.1. Exogene Parameter

Die Anforderungen an den SFCC sind einem Wandel unterworfen, der aus drei verschiedenen Bereichen hervorgeht.

Zum einen erfolgt eine stetige Weiterentwicklung des Hochauftriebssystems. Dies ist motiviert durch aerodynamische Entwicklungen zur Optimierung von Landegeschwindigkeit, Steig- und Sinkraten und Fluglärm, sowie mechanische zur Optimierung von Gewicht, Verfügbarkeit, Wartbarkeit und Kosten.

Des weiteren beeinflussen auch systemübergreifende Entwicklungen des Flugzeuges den SFCC. Das sind insbesondere die Schnittstellen zur restlichen Avionik, sowohl auf der Protokollebene (z. B. AFDX) als auch funktional (z. B. Wartungsfunktionen).

Schlußendlich erfolgt auch eine Weiterentwicklung der Zulassungsbestimmungen und ihrer Anwendung.

2.1.1. Entwicklung des Hochauftriebssystems

Basierend auf der A320 können die für den SFCC wesentlichen Entwicklungsschritte des Hochauftriebssystems wie folgt zusammengefaßt werden:

A330/340:

- erweiterte Lastreduktionsfunktionen (Slat/Flap Load Relief)

A380:

- regelbare Hydraulikmotoren
- Elektromotor am Slat-System
- Drehzahlregelung der Motoren
- elektrisch aktivierte Bremsen
- Ansteuerung beider Motoren von Slat und Flap durch jeden SFCC
- Reiseflugsperre (Slat/Flap Cruise Baulk)

¹ Hersteller: BAe Systems / Liebherr

A350:

- unabhängige Verstellung der Flap Innen- und Außenklappen (DFS)
- separate Überwachung der Außenklappe
- Drehmomentenbegrenzung der Slat-Zentralwelle
- Flap-Trimfunktionen im Reiseflug

2.1.2. Entwicklung der Flugzeugsysteme

Basierend auf der A320 können die für den SFCC wesentlichen Entwicklungsschritte der Flugzeugsysteme wie folgt zusammengefaßt werden:

A330/340:

- drei statt zwei ADIRUs,
- Näherungsschalter zur Überwachung des High Lift Systems
- Maintenance-System gemäß ABD0048

A380:

- AFDX
- teilweise Software-Aktualisierung an Bord
- Testfunktionen für Produktion und Wartung
- Maintenance-System gemäß ABD0100

A350:

- verschärfte EMV Anforderungen
- vollständige Software-Aktualisierung an Bord

2.1.3. Zulassungsbestimmungen

Die eigentlichen Zulassungsbestimmungen sind die CS-25 [2], welche einer kontinuierlichen Weiterentwicklung mittels Amendments unterliegen. Von direkter Bedeutung für den Avionikerhersteller sind die von den Behörden anerkannten Entwicklungsstandards. Dies sind insbesondere, jeweils mit den Jahrgängen ihrer Ausgaben:

- für Systeme und Geräte: ARP4754 (1996), ARP4754A (2010) [3]
- für Software: DO-178 (1982), DO-178A (1985), DO-178B (1992) [4]
- für Hardware: DO-254 (2000) [5]

Darüberhinaus gibt es noch allgemeine Richtlinien (AC, AMC), sowie musterspezifische Richtlinien, die zwischen Behörde und Flugzeughersteller vereinbart werden (CRI).

Diese Dokumente bestimmen in erster Linie den Entwicklungsprozeß und die dazugehörige Dokumentation. Daraus ergeben sich, z. B. über BauteilAuswahl, Partitionierungs- und Segregationsüberlegungen, auch Einflüsse für den Geräteentwurf.

2.1.4. Funktionsumfang und Komplexität

In den 25 Jahren von der A320 bis zur A350 hat sich die Anzahl der Anforderungen in der Kundenspezifikation mehr als verdoppelt (BILD 3). Bei vergleichbarem Spezifikationsstil ist dies ein gutes Maß für die Anzahl der funktionalen Anforderungen und somit für den Umfang und die Komplexität der Gerätefunktion.

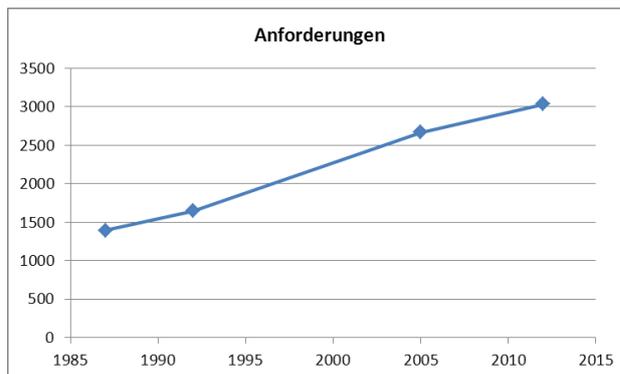


BILD 3. Anzahl der Anforderungen der Spezifikation

Als weiteres Maß kann die Anzahl der Steckerkontakte in der Geräteschnittstelle betrachtet werden. Diese ist im Vergleichszeitraum um etwa die Hälfte angestiegen (BILD 4). Dabei ist zu berücksichtigen, daß die komplexeren Analog- und Busschnittstellen (Positionssensoren, Näherungsschalter, Torque-Motoren, A429, AFDX) um den Faktor 2,5 zugenommen haben, während viele einfache Ein- und Ausgänge (diskrete I/O) durch digitale Kommunikation ersetzt wurden.

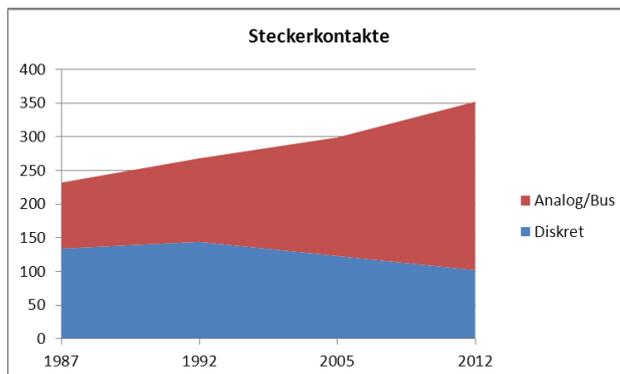


BILD 4. Anzahl der Steckerkontakte des SFCC

2.1.5. Leistungsanforderungen

Im Gegensatz zu funktionalen Anforderungen können die Leistungsanforderungen, z. B. bezüglich Signallaufzeiten, Zykluszeiten und Umgebungsbedingungen, nicht an ihrer Anzahl gemessen werden. Daher wird für zwei dimensionierende Leistungsanforderungen, Rechenzykluszeit und Blitzenergie, eine qualitative Betrachtung durchgeführt.

BILD 5 zeigt die Anzahl funktionaler Anforderungen, die Funktionen mit kurzer Zykluszeit von 2ms zugeordnet sind. Hier zeigt sich ein dramatischer Anstieg um etwa das 5-10fache von A320 bzw. A330 zur A380, und eine weitere Verdoppelung zur A350. Der größte Beitrag hierzu ist die Drehzahlregelung der Hydraulik- und Elektromotoren.

Für den Nachweis der Blitzfestigkeit werden die einzelnen Steckerkontakte mit definierten Pulsen beaufschlagt. Waren diese Anforderungen über Jahre weitestgehend konstant, ergibt sich hier mit der Verwendung von Kohlefaser/Kunststoff als Rumpfmateriale (A350, ähnlich auch Boeing 787) eine drastische Erhöhung. Von der

A380 zur A350 stiegen die maximalen Prüfpegel von 750V bzw. 150A auf 2300V bzw. 500A. Zusätzlich wurde die zu berücksichtigende Pulslänge annähernd verdoppelt, womit die zu dissipierende Energie für den SFCC350 etwa sechsmal so hoch ist wie für frühere Geräte.

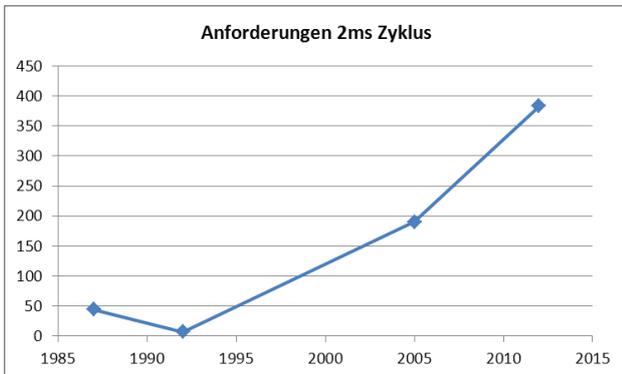


BILD 5. Anzahl der Anforderungen der Spezifikation: Funktionen mit 2ms Zykluszeit

2.2. Endogene Parameter – Technologie

Geräteintern prägte insbesondere die Weiterentwicklung der Bauteiltechnologie die Evolution der Avionikrechner. Eine Unterteilung kann dabei in Herstellungstechnologien (Gehäuse und Bestückung), in die elektrotechnische Verbesserung der Bauteile, sowie die Weiterentwicklung auf dem Gebiet der Mikroelektronik geschehen.

Insbesondere die Evolution der Rechenleistung und Speichergrößen veränderte von Grund auf die Softwareentwicklung. Die Verfügbarkeit und die Vorteile neuer Technologien in diesen Bereichen führten aber auch zu geänderten Risiken (z. B. Auswirkung von Höhenstrahlung, nicht vollständig analysier- und testbare Bauelemente), die neue Entwicklungsmethoden erfordern.

2.2.1. Bauteilanzahl

Durch die Verfügbarkeit höher integrierter Bauelemente wäre zunächst eine Reduktion der Bauteilanzahl für eine gegebene Funktion zu erwarten. Tatsächlich ist jedoch das Gegenteil der Fall. Für ein vergleichbares Gerät werden heute mehr als die doppelte Anzahl Bauteile verwendet wie noch vor 25 Jahren (BILD 6), wobei sich diese Zunahme seit Anfang des Jahrtausends deutlich abgeflacht hat.

Zunächst gibt es im Avionikbereich viele Schaltungen, die von den Entwicklungen der Mikroelektronik nicht profitieren. Dies gilt insbesondere für analoge Elektronik, z. B. bei I/O Schaltungen und ihren EMV-Filtern. Manche Schaltungen können aufgrund von Segregationsanforderungen nicht weiter integriert werden, oder der Einsatz von komplexer Mikroelektronik verbietet sich aufgrund der Sicherheitsanalyse gänzlich, da eine vollständige Analysierbarkeit gefordert ist.

Insbesondere im I/O Bereich sind die Anforderungen an die Genauigkeit und Testbarkeit der Schaltungen ständig gestiegen, so daß sich hier der Bauteil Aufwand erhöht hat.

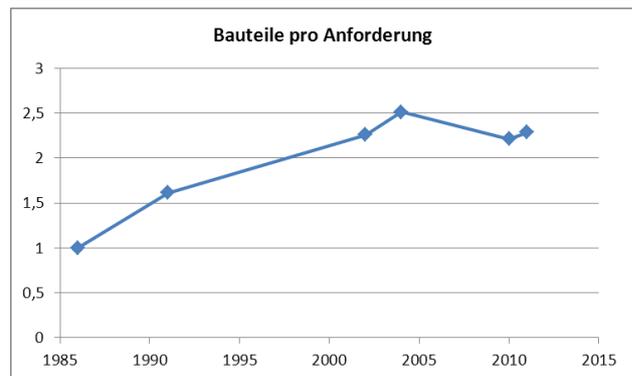


BILD 6. Bauteile pro Anforderung (normiert)

Zum Teil werden auch bewußt mehr Bauteile für die gleiche Funktion eingesetzt. Für ihre Aufgabe maßgeschneiderte Schaltungen können trotz erhöhter Bauteilzahl aus vielen Gründen vorteilhaft sein:

- geringere Bauteilkosten
- geringerer Platzbedarf
- bessere Zuverlässigkeit
- bessere Analysierbarkeit
- geringeres Abkündigungsrisiko und bessere Marktverfügbarkeit bei Standardbauteilen

So ist z. B. die in BILD 7 gezeigte Stromversorgung (2010) bei 30% höherer Bauteilzahl der Vergleichsschaltung (2004) in all diesen Aspekten überlegen.

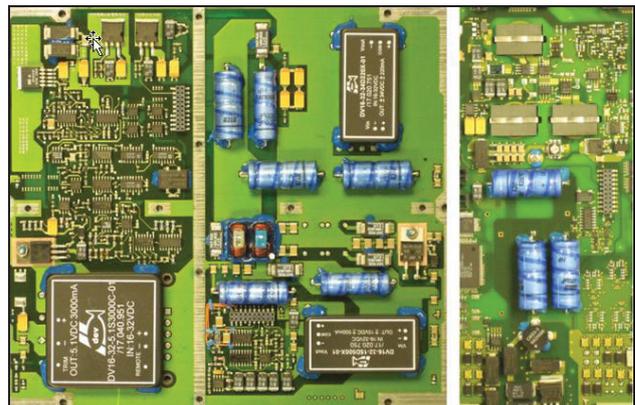


BILD 7. SFCC Stromversorgung (links: 2004, rechts: 2010)

Ein weiterer Beitrag zur Erhöhung der Bauteilzahl ist eine Folge der Verwendung schneller digitaler Bauelemente. Sowohl Prozessoren als auch andere digitale Bauelemente (Speicher, PLDs, Register, Gatter) sind für hohe Taktraten optimiert und arbeiten mit steilen Schaltflanken. Dafür bedürfen sie eines schnell verfügbaren Ladungsreservoirs in direkter Nähe ihrer Anschlüsse. Dies muss unter anderem durch eine ausreichende Zahl Stützkondensatoren auf den Leiterkarten sichergestellt werden. Beim SFCC handelt es sich dabei um mehrere hundert Bauteile.

Die genannten Punkte sind allerdings nicht ausreichend, um die beobachtete Verdoppelung zu erklären. Der dominierende Einfluß kommt aus der Entwurfsmethodik. Das Bedürfnis nach Reduzierung der Bauteilzahl ist mit

billigeren und kleineren Bauteilen in den Hintergrund getreten. Dafür wird heute erwartet, daß der Hardware-Entwicklungsprozeß auf den ersten Anlauf ein voll funktionsfähiges Gerät hervorbringt, das nach höchstens einer Iteration flug- und zulassungsreif ist. Dies ist mit einem hierarchisch modularen Schaltungsentwurf möglich, führt allerdings dazu, daß Optimierung zu niedrigen Bauteilzahlen nicht in vollem Umfang erreichbar ist.

BILD 6 zeigt, daß die Bauteilanzahl in den letzten Jahren nicht mehr weiter zugenommen hat. Mit der Stabilisierung der Entwurfsmethodik und dem vollzogenen Umstieg auf schnellere Mikroelektronik kann davon ausgegangen werden, daß diese Entwicklung nachhaltig ist und sich die Zuwachsraten der 80er und 90er Jahre in der Zukunft nicht fortsetzen werden.

2.2.2. Bauteilgröße und Bestückung

Erheblich reduziert hat sich allerdings die Größe der einzelnen Bauteile. Eine Ursache dafür sind elektrotechnische Verbesserungen. So konnte beispielsweise bei den Halbleiterschaltern durch kleinere Durchgangswiderstände die Leistungsdichte erhöht und somit die Bauteilgröße verkleinert werden.

Im Bereich der Mikroelektronik stieg die Integrationsdichte durch immer kleinere Strukturgrößen und dem Einsatz gemischter Halbleitertechnologie auf einem Substrat. Als Beispiel für gemischte Halbleitertechnologien seien die modernen A/D-Wandler und für die massive Weiterentwicklung der Integration die FPGAs genannt.

Kleinere Bauteile ergeben allerdings erst dann auch kleinere Leiterkarten, wenn die Bestückungsdichte nicht durch die Anschlüsse bestimmt ist. Einer der entscheidenden Technologieschritte war daher der Übergang von Durchsteckmontage zur Oberflächenmontage der Bauelemente.

Die Oberflächenmontage wurde erstmals in den 60er Jahren angewandt. Bis weit in die 80er Jahre wurden im Avionikbereich allerdings Keramik- und Metallgehäuse für aktive Komponenten bevorzugt, da man diesen unter den für Avionik geltenden Umgebungsbedingungen eine höhere Zuverlässigkeit gegenüber Kunststoffgehäusen zusprach. Diese Komponenten wurden konventionell in bedrahteter Bauform hergestellt. In den 90er Jahren war das Vertrauen in die Kunststoffgehäuse so weit gewachsen, daß mit ihrer Einführung auch der Übergang zur Oberflächenmontage begann. Zunächst wurden die Leiterkarten noch gemischt mit Oberflächen- und Durchsteckmontage bestückt. Heute werden nur noch dort bedrahtete Bauelemente verwendet, wo diese nicht für Oberflächenmontage verfügbar sind (z. B. große Elektrolytkondensatoren).

Ein weiterer Vorteil der Oberflächenmontage ist die Möglichkeit, die Leiterkarten beidseitig zu bestücken.

BILD 8 zeigt einen Vergleich gleich großer Leiterkartenausschnitte aus den genannten Zeiträumen.

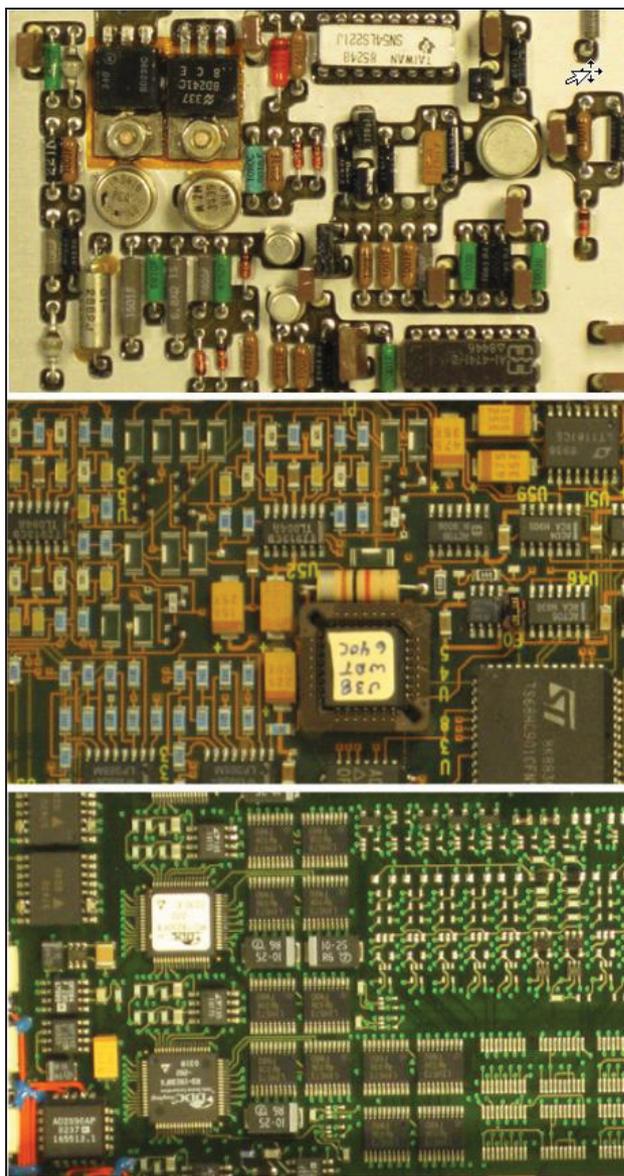


BILD 8. Bauteil- und Bestückungstechnologie (oben: 1984, Mitte: 1991, unten: 2004; Maßstab ~1:1)

Die heute verfügbaren Simulationsmethoden erlauben durch eine verlässliche Vorhersage des thermischen Verhaltens, das Layout und somit die Bauteildichte zu optimieren.

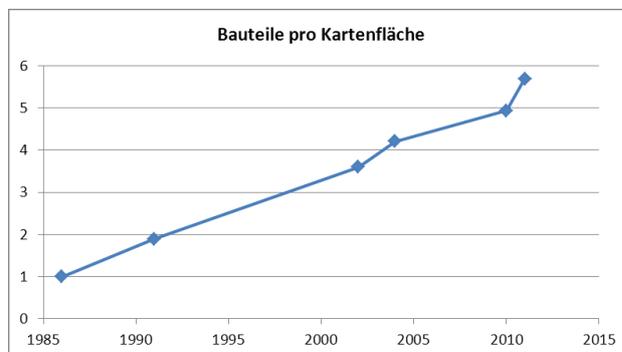


BILD 9. Bauteile pro Kartenfläche (normiert)

Insgesamt schlägt sich diese Entwicklung in einer Erhöhung der Bauteildichte von SFCC-SA bis zum SFCC-350 auf annähernd das Sechsfache nieder (BILD 9).

Dabei werden die Bestückungsdichten der Konsumgüterindustrie (z. B. Mobiltelefone) bei der Avionik zu Gunsten von Test- und Reparierbarkeit nicht erreicht.

Die Bestückungsdichte kann den Zuwachs der für eine gegebene Funktion benötigten Bauteile mehr als kompensieren. Ein vergleichbarer SFCC hätte heute nur noch etwa 40% der Leiterkartenfläche wie vor 25 Jahren (BILD 10).

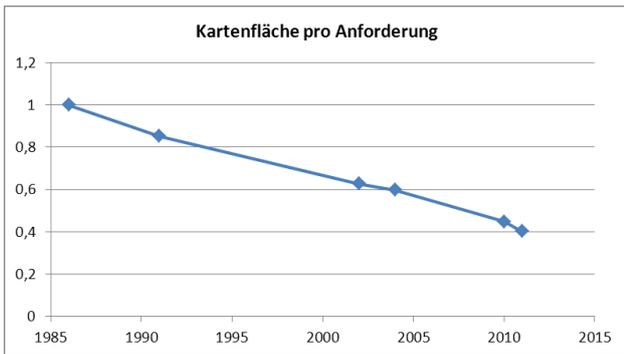


BILD 10. Kartenfläche pro Anforderung (normiert)

2.2.3. CPU

Die Prozessorentwicklung der letzten 30 Jahre ist gekennzeichnet durch eine exponentielle Zunahme der Prozessorleistung. Bei PCs zeigen die Daten eine Verdoppelung etwa alle 20 Monate [1].

Die Entwicklung im Bereich der eingebetteten Systeme verläuft demgegenüber jedoch deutlich langsamer. Die durchschnittliche installierte Leistung der CPUs in den SFCCs hat sich im selben Zeitraum etwa alle 40 Monate verdoppelt. Während aktuelle PCs in der Anfangszeit noch 10-mal schneller waren als typische eingebettete CPUs, liegt der Unterschied heute beim Faktor >500. BILD 11 zeigt einen Vergleich der Rechenleistung der in SFCCs verwendeten CPUs im Vergleich zu typischen PCs.

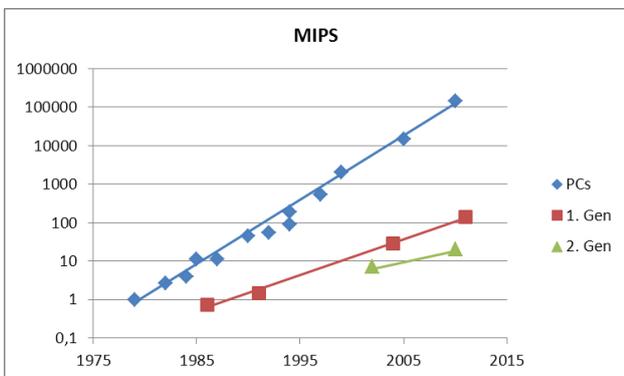


BILD 11. CPU Leistungsentwicklung

Im PC Bereich wurden CPUs konsequent auf Rechenleistung optimiert, insbesondere durch

Prozessortakte, die heute im GHz-Bereich liegen. Für eingebettete Systeme stehen neben dem Preis hingegen Kriterien wie Integration von RAM, ROM und I/O Schnittstellen, Leistungsaufnahme, Baugröße und Temperaturfestigkeit im Vordergrund

Während in den 80er Jahren die Rechenleistung noch eine dimensionierende Eigenschaft bei eingebetteten Systemen war, und noch die gleichen CPUs wie in PCs verwendet wurden, gibt es heute für die unterschiedlichen Bereiche optimierte Prozessorfamilien.

Darüberhinaus bleibt die tatsächlich installierte Rechenleistung im Avionikbereich noch hinter der verfügbaren Leistung der eingesetzten CPUs zurück. So werden zu Gunsten von schnellem Startverhalten und Robustheit gegen Höhenstrahlung Programme direkt aus dem ROM ausgeführt. Leistungssteigernde Merkmale wie Cache und Pipelining werden aus Gründen der Zuverlässigkeit vermieden, und Taktraten werden aus Robustheitsgründen reduziert.

Bei einem Redesign muß der SFCC nur den Funktionsumfang der ersten Generation wieder sicherstellen. Von den dann verfügbaren CPUs ist dies schon mit den niedrigen Leistungsklassen gewährleistet, so daß dann zu Gunsten der anderen Parameter (Kosten, Layout) einfachere CPUs ausgewählt werden können.

TAB 2 vergleicht typische CPUs für PCs und SFCCs aus den Jahren 1986 und 2010.

Jahr	PC	SFCC
1986	Motorola 68000, 10MHz, ~1 MIPS	
	Intel 8086, 8MHz, ~0,75 MIPS	
	Intel 80286, 8MHz, ~1,5 MIPS	
2010	Intel Core i7 Extreme, ~3,5GHz, ~150000 MIPS	Motorola MPC55xx, 132MHz, ~240MIPS
		Infineon TC1796, 150MHz, ~200MIPS

TAB 2. Typische CPUs

2.2.4. ASIC, PLD

Die Entwicklung bei ASICs ist der von CPUs vergleichbar. Von wenigen 1000 Gattern Anfang der 80er Jahre stiegen die Fähigkeiten auf ca. 100 Millionen Gatter heute.

PLDs bieten eine kostengünstige Alternative zum Einsatz von ASICs, insbesondere bei der Implementierung von weniger komplexen Logikfunktion wie Watchdog-Timern, Adresslogiken oder Sequenzern. Als Flash-ROM basierte Mikroelektronik ausgeführt ist deren programmierte Logikfunktion entsprechend robust gegenüber Höhenstrahlung.

Als Hardware-Beschreibungssprache hat sich VHDL durchgesetzt. Damit sind die Designs portier- und

wiederverwendbar.

2.2.5. DSP

Digitale Signalprozessoren bieten eine relativ neue Möglichkeit der Hochintegration von rechenintensiven Funktionen, die vorher nur analog oder mittels spezieller ASICs erledigt werden konnten. In der Avionik werden dabei aus Zulassungsgründen bevorzugt DSPs mit Festkomma-Arithmetik eingesetzt.

Die Vorteile des DSP liegen dabei in besonders optimierter Hardware zur Datenerfassung (Multikanal-A/D-Wandler), zur Datenverarbeitung und Reduktion (Filteralgorithmen und schnelle mathematische Funktionen) in Verbindung mit hoher Befehlsfrequenz. Hinzu kommt die große Flexibilität durch die Software und einfache Eingangsbeschaltung.

2.2.6. Software

In den 80er Jahren war die Programmierung der Geräte durch die verfügbare Rechenleistung und Speichergrößen noch erheblich eingeschränkt. Die Optimierung der Software bezüglich Laufzeit und Speichergröße hatte hohe Priorität. Bei eingebetteten Systemen war die Programmierung in Assembler daher noch weit verbreitet.

Ab etwa Mitte der 80er Jahre standen mit der Standardisierung und Verbreitung von C, Pascal und Ada bereits mehrere für eingebettete Systeme geeignete Hochsprachen zur Verfügung.

Performanz des Codes, Verfügbarkeit und Kosten von Compilern und anderen Tools haben dazu geführt, daß eingebettete Systeme heute weitgehend in C programmiert werden.

Als aktuelle Entwicklung ist der Einsatz von graphischen Codegeneratoren wie z. B. SCADE (Esterel) zu nennen. Diese Entwicklungsumgebungen erlauben die automatische Erstellung von C-Quellcode aus formalen graphischen Notationen wie Zustandsübergangs- oder Funktionsblockdiagrammen. Größere Änderungen ergeben sich hieraus in erster Linie für den Software-Entwicklungsprozeß. Der generierte Code ist in Größe und Performanz in etwa mit konventionellem C-Code vergleichbar.

3. AUSWIRKUNGEN

Die beschriebenen endo- und exogenen Parameter haben die Entwicklung der SFCC-Rechnerfamilie über die Jahrzehnte beeinflusst. In diesem Abschnitt werden die damit einhergehenden Auswirkungen auf Hardware, Software und die systemtechnische Entwicklung der Rechner dargestellt.

3.1. Hardware

Der Trend zu mehr Bauteilen für eine gegebene Funktion führt zusammen mit den gestiegenen Anforderungen zu einer erheblichen Zunahme der elektronischen Bauteile. BILD 12 zeigt, daß im Vergleichszeitraum die Bauteilzahl des SFCC auf das Fünffache zugenommen hat. Dies teilt

sich gleichmäßig (jeweils etwa Faktor 2,2) auf die exogenen und endogenen Randbedingungen auf.

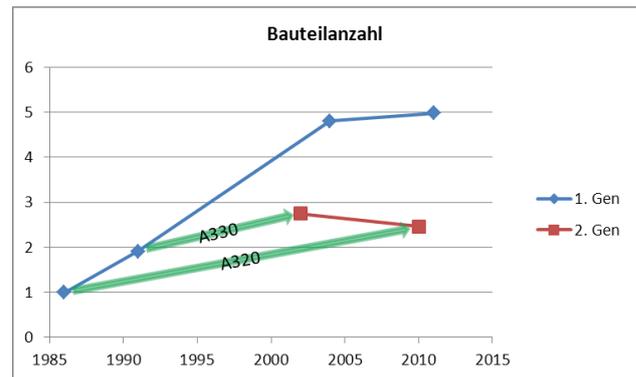


BILD 12. Bauteilanzahl (normiert)

Bezüglich benötigter Leiterkartenfläche wird diese Zunahme der Bauteilanzahl durch die höhere Integrationsdichte gerade kompensiert. Die benötigte Kartenfläche für SFCCs erster Generation ist seit 25 Jahren annähernd konstant (+10%). Durch Stabilisierung der Bauteilzahl geht der aktuelle Trend in Richtung kleinerer Leiterkarten.

Bei Rechnern zweiter Generation - ohne die Komponente Funktionszuwachs - ist eine deutliche Reduktion der Kartenfläche von etwa 50% in 25 Jahren realisierbar (BILD 13).

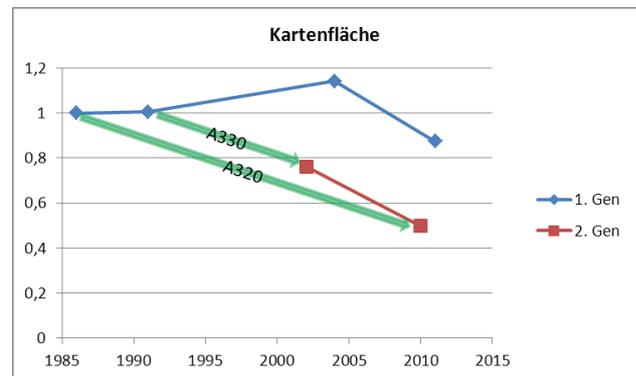


BILD 13. Kartenfläche (normiert)

3.2. Prozessoren und Rechenleistung

Bei der Anzahl der in den SFCCs der ersten Generation eingesetzten Prozessoren ist ein Zuwachs von ursprünglich sechs auf heute 24 zu verzeichnen (BILD 14).

3.2.1. CPUs

Die Anzahl der CPUs in einem Flugsteuerungsrechner ist vorrangig durch Redundanz-, Dissimilaritäts- und Partitionierungsanforderungen bestimmt.

Aufgrund der Redundanz zwischen Flap- und Slatsystem besitzen die SFCCs intern zwei getrennte Recheneinheiten (Kanäle) mit jeweils eigenen CPUs.

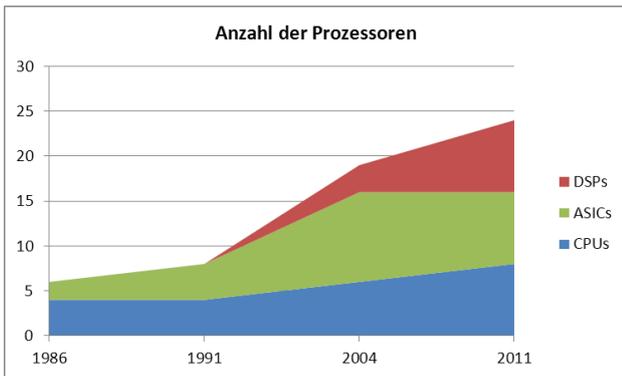


BILD 14. Anzahl der Prozessoren pro SFCC

Da bestimmte Fehlfunktionen des SFCCs als „catastrophic“ nach CS 25.1309 klassifiziert sind, kommen in jedem Kanal zwei parallel arbeitende, unterschiedliche (dissimilare) CPUs zur Anwendung. Daher besitzen SFCC-SA und SFCC-LR vier CPUs (je zwei für Slat- und Flap Kanäle).

Die zunehmende Größe der Software sowie die mit der Zeit steigenden Zulassungsanforderungen führten zur Auslagerung der Wartungsfunktionen auf eine separate CPU pro Kanal beim SFCC-LR-R, SFCC-SA-R und SFCC-380, also insgesamt sechs CPUs.

Das Scheduling von schnellen Regelungs- und Überwachungsfunktionen parallel auf zwei CPUs zusammen mit eher event-getriebenen Funktionen, die in ihrem Rechenbedarf stark schwanken, ist sehr aufwendig. Daher besitzt der SFCC350 eine weitere CPU pro Kanal, die die AFDX-Kommunikation abwickelt.

Zusammen mit der ohnehin schon erheblich gestiegenen Rechenleistung hat dies dazu geführt, daß trotz der gestiegenen Anforderungen die Rechenleistung heute nicht mehr dimensionierend für den SFCC ist.

3.2.2. ASICs

Die Entwicklung eines ASICs ist mit hohen Kosten verbunden, insbesondere für Avionikzwecke, da hier der Zulassungsaufwand zu berücksichtigen ist. Die kleinen Stückzahlen von Avionikgeräten machen die Entwicklung von ASICs im allgemeinen nicht wirtschaftlich. Daher wird auf ASICs nur zurückgegriffen, wo die gleiche Funktion in verschiedenen Geräten benötigt wird, aber am Markt kein geeignetes Bauteil verfügbar ist. Dies trifft in erster Linie auf luftfahrtspezifische Kommunikationsprotokolle zu, insbesondere den ARINC 429 Bus sowie als neuere Entwicklung AFDX.

Diese Kommunikationsprotokolle bleiben über viele Jahre oder sogar Jahrzehnte unverändert. Für eine Neuentwicklung von ASICs gibt es oftmals keinen Anlaß und der Technologiefortschritt beschränkt sich auf die Übertragung des Designs auf neue Produktionstechnologie mit kleineren Strukturen, sogenannte Shrinks.

Somit sind bewährte Komponenten wie ARINC 429 ASICs zwar über die Jahre kleiner geworden, aber in ihrer Leistungsfähigkeit unverändert geblieben.

Die Anzahl der ASICs spiegelt daher den Umfang der Kommunikation über externe digitale Busse wieder. Von anfangs zwei ASICs für wenige ARINC 429 Busse im SFCC-SA erhöhte sich die Anzahl auf 10 ASICs (8x ARINC 429, 2x AFDX) im SFCC380. Während bei SFCC-380 die AFDX Kommunikation zu ARINC 429 zusätzlich eingesetzt wurde, ist beim SFCC-350 ein Trend zur Verlagerung von Kommunikation auf AFDX erkennbar, dementsprechend nimmt die Zahl der ASICs dort wieder ab.

Dieser Vergleich berücksichtigt nur den Umfang, nicht aber die Komplexität der Kommunikation. Ein Vergleich anhand der implementierten Gatter stellt dar, um wie viel die Komplexität mit AFDX zugenommen hat und zeigt, daß dies ohne entsprechend mächtige ASICs nicht zu bewältigen wäre.

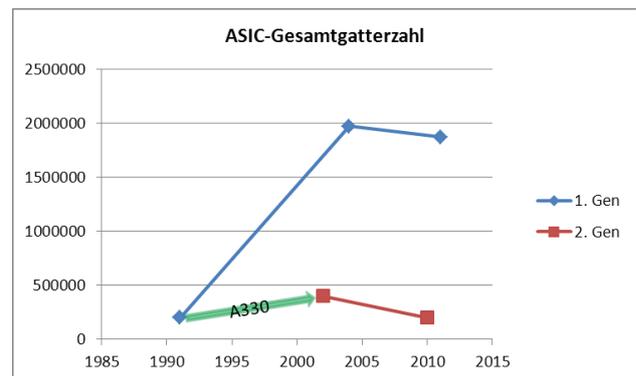


BILD 15. Anzahl der ASIC-Gatter pro SFCC

3.2.3. DSPs

Der Einsatz von DSPs bringt besondere Vorteile bei der Erfassung von Sensoren, die mit Wechselspannungen arbeiten. Dies gilt z. B. für Resolver bzw. Synchros, LVDTs und Näherungsschalter (Proxies).

Als Beispiel zeigt BILD 16 die Erfassung dreier Positionswerte mittels Synchros in konventioneller Bauweise und mit einem DSP. Konventionell wird ein spezieller IC pro Sensor benötigt. Der DSP kann die Positionen von allen drei Sensoren berechnen. Transformationsnetzwerke für die Synchrosignale, digitale Logik sowie externe Monitorschaltungen können durch Software-Algorithmen ersetzt werden und bewirken die massive Einsparung an Bestückungsplatz und Bauteilen.

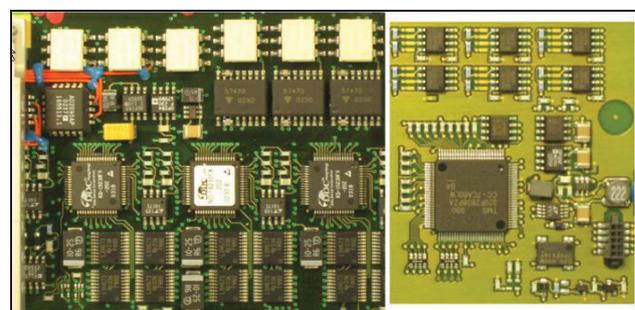


BILD 16. Positionserfassung für drei Synchros (links: konventionell, 2004; rechts: mit DSP, 2010)

Dabei kann der DSP noch weitere Funktionen integrieren, einschließlich der Erzeugung und Regelung der Sensorregerspannung, für die dann nur noch eine Endstufe benötigt wird.

3.3. Software

Die SFCCs der 80er Jahre wurden noch weitgehend in Assembler programmiert. Als erste Hochsprache kam für einen Teil der Funktionen bereits Pascal zur Anwendung.

In den 90er Jahren wurden Pascal und C eingesetzt, Assembler wurde nur noch für einzelne zeitkritische Unterfunktionen verwendet.

Seit 2000 hat sich in den SFCCs C als einzige Hochsprache durchgesetzt. Assembler wird nur noch sehr vereinzelt aus Gründen der Performanz eingesetzt, z. B. bei schnellen Rechenzyklen in DSPs.

Beim SFCC350 kommt für einen Teil der Software SCADE zur Anwendung.

Von allen Geräteparametern ist der größte Anstieg bei der Größe der im Gerät gespeicherten Software (Object Code) zu verzeichnen. Hier zeigt sich ein Zuwachs auf mehr als das 20-fache im Beobachtungszeitraum (BILD 17).

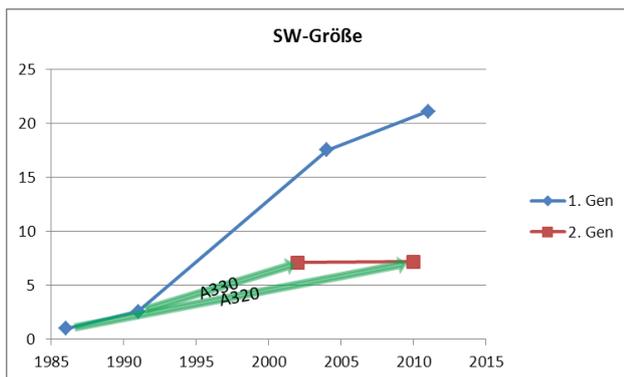


BILD 17. Softwaregröße (normiert)

Der Löwenanteil des Software-Aufwuchses ist nicht von der eigentlichen Gerätefunktion getrieben. Der Vergleich zwischen Geräten erster und späterer Generationen zeigt, daß die Softwaregröße bei gleichem Technologiestand recht gut mit der Zahl der Anforderungen korreliert (SFCC-350 ist etwa dreimal größer als SFCC-SA-R). Dagegen zeigt sich von SFCC-SA auf SFCC-SA-R ein Anwachsen um den Faktor sieben, bei vergleichbarem Funktionsumfang. Dies läßt sich zurückführen auf

- Verwendung von Hochsprache statt Assembler
- Verzicht auf Optimierung bezüglich Object-Code Größe
- Implementierung von Komfortfunktionen mit viel Object-Code und wenig Anforderungen, z. B. Test- und Software-Aktualisierungsfunktionen.

So entfällt bei den aktuellen SFCC-SA-R und SFCC-350 nur noch etwa zwei Drittel der Software auf die eigentliche Flugsteuerungsfunktion (einschließlich der auf das Hochauftriebssystem bezogenen Wartungs- und Diagnosefunktionen).

4. AUSBLICK

Der Trend der Vergangenheit zu mehr Funktion und Leistung scheint sich auch für die Zukunft fortzusetzen. Mögliche Treiber dafür sind z. B. aus dem Bereich des Hochauftriebssystems der Einsatz von Einzelklappenantrieben, aus dem Bereich der Flugzeugsysteme allgemein der Einsatz von modellbasierter Echtzeitdiagnose.

Bisher hat der technologische Fortschritt ausgereicht, um bezüglich Baugröße mit dem Funktionszuwachs und anderen Komplexitätstreibern Schritt zu halten, während andere Eigenschaften der Geräte (Zuverlässigkeit, Wartbarkeit, Wirtschaftlichkeit) verbessert werden konnten.

Auch für die Zukunft bietet die Technologie noch genügend Potential, um die Komplexität in zukünftigen Rechnersystemen für Hochauftriebssysteme beherrschen zu können.

5. SCHRIFTTUM

- [1] Wikipedia, *Instructions per second*, http://en.wikipedia.org/w/index.php?title=Instructions_per_second&oldid=436538992, Stand 27. Juni 2011
- [2] EASA CS-25 *EASA Certification Specifications and Acceptable Means of Compliance for Large Aeroplanes*, 2011
- [3] SAE ARP4754A *Guidelines for Development of Civil Aircraft and Systems*, 2010
- [4] RTCA DO-178B *Software Considerations in Airborne Systems and Equipment Certification*, 1992
- [5] RTCA DO-254 *Design Assurance Guidance for Airborne Electronic Hardware*, 2000

6. ABKÜRZUNGSVERZEICHNIS

AC	Advisory Circular
ABD	Airbus Directive
A/D	Analogue to Digital
ADIRU	Air Data Inertial Reference Unit
AFDX	Avionics Full Duplex Switched Ethernet
AMC	Accepted Means of Compliance
ARINC	Aeronautical Radio Incorporated
ASIC	Application Specific Integrated Circuit
CPU	Central Processing Unit
CRI	Certification Review Item
DFS	Differential Flap Setting
DSP	Digital Signal Processor
EMV	Elektromagnetische Verträglichkeit
FPGA	Field Programmable Gate Array
IC	Integrated Circuit
I/O	Input and Output
PC	Personal Computer
PLD	Programmable Logic Device
RAM	Random Access Memory
ROM	Read Only Memory
SCADE	Safety Critical Application Development Environment
SFCC	Slat Flap Control Computer
VHDL	Very High Speed Integrated Circuit Hardware Description Language